

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-298254

(43)Date of publication of application : 18.11.1997

(51)Int.Cl.

H01L 23/13

(21)Application number : 08-114576

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 09.05.1996

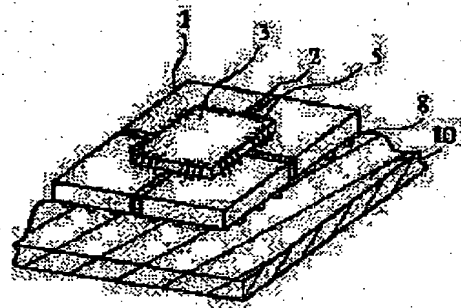
(72)Inventor : NAKANO JIRO

(54) SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent metal bumps from cracking because of the linear expansion coefficient difference between an insulation substrate and the mother board, by placing the insulation substrates apart and electrically connecting the mother board having a different linear expansion coefficient from those of the insulation substrates to the substrates through metal bumps.

SOLUTION: An insulation substrate 1 is divided into four equal parts at lines passing the cross point of the diagonal lines on the substrate 1 to apparently reduce the solder bump spacing in appearance into one half the conventional one. When a semiconductor chip 3 is mounted on the center of the substrate 1, the thermal expansions of this substrate 1 and the mother board 10 increase from the ends to the centers. This suppresses the stress applied to high m.p. solder bumps 8 at the corners of the substrate. Thus, it is possible to prevent the solder bumps 8 from cracking to break wires due to the temp. change in the atmosphere surrounding the semiconductor device.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁(J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平9-298254

(43)公開日 平成9年(1997)11月18日

(51)Int.Cl.⁶

識別記号

片内整理番号

F I

技術表示箇所

H 0 1 L 23/13

H 0 1 L 23/12

C

審査請求 未請求 請求項の数17 O L (全 7 頁)

(21)出願番号 特願平8-114576

(22)出願日 平成8年(1996)5月9日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 中野 二郎

神奈川県川崎市幸区小向東芝町1番地 株

式会社東芝多摩川工場内

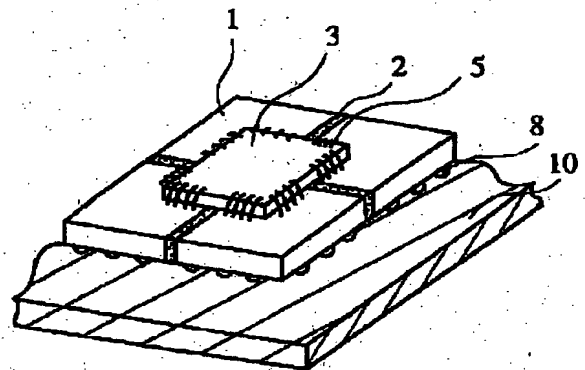
(74)代理人 弁理士 大胡 典夫

(54)【発明の名称】 半導体装置及びその製造方法

(57)【要約】

【課題】 半導体装置を取り巻く雰囲気中の熱による絶縁基板とマザーボードの膨張差を軽減し、金属バンプに生じる亀裂による断線を防止し、信頼性の高い半導体装置を提供すること。

【解決手段】 絶縁基板1を絶縁基板1の対角線の交点を通る線で4等分に分割する。その後、この分割した部分を含む絶縁基板1上に、半導体チップ3を搭載し、マウント樹脂4を用いて固着する。また、あらかじめ所定の絶縁基板1a、1b、1c、1dを用意してもよい。また、分割した絶縁基板1a、1b、1c、1d同士を樹脂製の接着剤2で固着してもよい。また、半導体チップ3はフィルムタイプの接着剤を用いて絶縁基板1上に固着してもよい。



(2)

2

【特許請求の範囲】

【請求項1】 離れて配置された複数の絶縁基板と、この複数の絶縁基板上にまたがって搭載された半導体チップと、前記絶縁基板の各裏面の電極部に形成された金属パンプと、この金属パンプを介して前記絶縁基板の各々と電気的に接続され、前記絶縁基板と線膨張係数が異なる材質のマザーボードとを具備したことを特徴とする半導体装置。

【請求項2】 前記金属パンプは、前記絶縁基板の各裏面の電極部に格子状に形成されたことを特徴とする請求項1記載の半導体装置。

【請求項3】 前記絶縁基板は、各々等しい面積及び形状であることを特徴とする請求項1記載の半導体装置。

【請求項4】 前記絶縁基板は、各々等面積の正方形であり、且つ各々等間隔に縦横2枚ずつに配置された4枚であることを特徴とする請求項3記載の半導体装置。

【請求項5】 前記半導体チップは、配置された4枚の前記絶縁基板の中心に搭載されていることを特徴とする請求項4記載の半導体装置。

【請求項6】 前記絶縁基板同士を樹脂で固着することを特徴とする請求項1記載の半導体装置。

【請求項7】 前記絶縁基板の材質がセラミックであり、前記マザーボードの材質がガラスエポキシであることを特徴とする請求項1記載の半導体装置。

【請求項8】 複数の絶縁基板を離して配置し、前記複数の絶縁基板上にまたがって半導体チップを固着する工程と、前記絶縁基板の各裏面の電極部に金属パンプを形成する工程と、前記金属パンプを介して、前記絶縁基板と前記絶縁基板と線膨張係数が異なる材質のマザーボードとを電気的に接続する工程とを具備したことを特徴とする半導体装置の製造方法。

【請求項9】 前記金属パンプは、前記絶縁基板の各裏面の電極部に格子状に形成することを特徴とする請求項8記載の半導体装置の製造方法。

【請求項10】 前記絶縁基板が各々等しい面積及び形状であることを特徴とする請求項8記載の半導体装置の製造方法。

【請求項11】 前記絶縁基板は、各々等面積の正方形であり、且つ等間隔に縦横2枚ずつに配置された4枚であることを特徴とする請求項10記載の半導体装置の製造方法。

【請求項12】 前記半導体チップは、配置された4枚の前記絶縁基板の中心に搭載されていることを特徴とする請求項11記載の半導体装置の製造方法。

【請求項13】 前記絶縁基板の材質がセラミックであり、前記マザーボードの材質がガラスエポキシであることを特徴とする請求項8記載の半導体装置の製造方法。

【請求項14】 前記絶縁基板を配置する工程において、前記絶縁基板同士を固着することを特徴とする請求項8記載の半導体装置の製造方法。

【請求項15】 前記絶縁基板同士を樹脂で固着することを特徴とする請求項14記載の半導体装置の製造方法。

【請求項16】 前記絶縁基板に半導体チップを固着する工程の後に、前記絶縁基板同士を樹脂で封止することを特徴とする請求項8または請求項14記載の半導体装置の製造方法。

【請求項17】 前記絶縁基板に半導体チップを固着する工程において、フィルムタイプの接着剤を用いることを特徴とする請求項8または請求項14記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置のうち、特に金属パンプを介して絶縁基板とマザーボードとを直接実装する半導体装置及びその製造方法に関する。

【0002】

【従来の技術】従来の半導体装置について、図8を参照して説明する。図8(a)は従来の半導体装置の断面図、図8(b)は従来の金属パンプを形成した絶縁基板の下面図である。

【0003】まず、例えば、アルミナ、窒化アルミ、ガラスセラミック等のセラミック製の絶縁基板101に半導体素子102を例えば、エポキシ、ポリイミド等のマウント樹脂103で固着する。次に、金、アルミ等のワイヤー104で絶縁基板101と半導体チップ102を電気的に接続する。その後、例えば、エポキシ、ポリイミド等の封止材105によって、半導体素子102及びワイヤー104を封止する。この半導体チップ102を搭載し封止した絶縁基板101の裏面にある電極部106上に、格子状に半田パンプ107を形成し、この半導体基板101の電極部106とマザーボード108の電極部を合わせて熱を加え、半田パンプ107を介して絶縁基板101の電極部106とマザーボード108の電極部とを電気的に接続する。

【0004】

【発明が解決しようとする課題】従来の半導体装置の問題点について図9を参照して説明する。図9は、従来の半導体装置の斜視図である。

【0005】例えば、BGA(Ball Grid Array)型パッケージのように絶縁基板101をマザーボード108に直接実装するような半導体装置である場合、絶縁基板101の材質とマザーボード108の材質とが異なるため、半導体装置を取り巻く雰囲気温度変化や、半導体装置の動作時に発生する半導体チップ102からの熱によって生じる両者の線膨張係数の差により絶縁基板101とマザーボード108とを電気的に接続している半田パンプ107に応力がかかり、半田パンプ107に亀裂が生じて断線してしまうという問題があった。

【0006】例えば、絶縁基板101が25mm角で線

(3)

膨張係数 7×10^{-6} のアルミナセラミックで、マザーボード108が線膨張係数 15×10^{-6} のガラスエポキシであり、絶縁基板101の裏面に形成される半田パンプのピッチが1mmである場合、絶縁基板101の裏面の対角線上コーナー部の半田パンプ間距離109は、16.3mmである。この半導体装置に関して、図5の温度サイクル図に示されている条件下で温度サイクル試験を行うと、絶縁基板101とマザーボード108の線膨張係数の差により対角線上コーナー部の半田パンプ間距離109は0.013mm大きくなり、図5の温度サイクルに対する半導体装置の累積不良率の相関図に示されるように、従来bでは、400サイクルで絶縁基板101のコーナー部に形成された半田パンプ107に亀裂が生じて断線してしまうという問題があった。

【0007】本発明は上記のような事情を考慮し、絶縁基板とマザーボードを金属パンプを介して実装した半導体装置に関して、半導体装置を取り巻く雰囲気中の温度変化により生じる絶縁基板とマザーボードとの線膨張係数の差によって発生する金属パンプの亀裂を防止し、半導体装置の信頼性を向上させることを目的としている。

【0008】

【課題を解決するための手段】上記目的を達成するために本発明の半導体装置は、離れて配置された複数の絶縁基板と、この複数の絶縁基板上にまたがって搭載された半導体チップと、前記絶縁基板の各裏面の電極部に形成された金属パンプと、この金属パンプを介して前記絶縁基板の各々と電気的に接続され、前記絶縁基板と線膨張係数が異なる材質のマザーボードとを具備したことを特徴とするものである。

【0009】更に、前記金属パンプは、前記分割された絶縁基板の各裏面の電極部に格子状に形成することが望ましい。

【0010】また、前記絶縁基板は、各々等しい面積及び形状であることが望ましい。

【0011】更に、前記絶縁基板は、各々等面積の正方形であり、且つ各々等間隔に縦横2枚づつに配置された4枚であることが望ましい。

【0012】また、前記半導体チップは、配置された4枚の前記絶縁基板の中心に搭載されていることが望ましい。

【0013】また、前記絶縁基板同士を樹脂で固着することが望ましい。

【0014】更に、前記絶縁基板の材質がセラミックであり、前記マザーボードの材質がガラスエポキシであるといふ。

【0015】また、複数の絶縁基板を離して配置し、前記複数の絶縁基板上にまたがって半導体チップを固着する工程と、前記絶縁基板の各裏面の電極部に金属パンプを形成する工程と、前記金属パンプを介して、前記絶縁基板と前記絶縁基板と線膨張係数が異なる材質のマザー

ボードとを電気的に接続する工程とを具備したことを特徴とする半導体装置の製造方法である。

【0016】また、前記絶縁基板を配置する工程において、前記絶縁基板同士を固着することを特徴とする半導体装置の製造方法である。

【0017】また、前記分割された絶縁基板に半導体チップを固着する工程の後に、前記絶縁基板同士を樹脂で封止することが望ましい。

【0018】更に、前記絶縁基板に半導体チップを固着する工程において、フィルムタイプの接着剤を用いることが望ましい。

【0019】

【発明の実施の形態】以下、図面を参照して本発明の第1の実施の形態に係る半導体装置及びその製造方法について説明する。

【0020】図1は、本発明の実施の形態にかかる半導体装置の斜視図、図2は、本発明の実施の形態にかかる半導体装置の断面図、図3(a)は、本発明の実施の形態にかかる半導体基板の上面図、図3(b)は、本発明の実施の形態にかかる半導体基板の下面図、図4は、本発明の実施の形態にかかる半導体基板に半導体素子を搭載した場合の上面図である。

【0021】例えば、3.5mm角の窒化アルミ製で、外部端子数が676本で端子ピッチが1.27mm程度であり、配線材にタングステンが用いられており、このタングステン上にニッケル1.27 μ m程度、金0.3 μ m程度のメッキが施されている絶縁基板1を用いる。この絶縁基板1を半導体基板1の対角線の交点を通る線で4等分に分割し、エポキシ樹脂の接着剤2を用いて温度：150℃、時間：2時間の条件でリフロー炉に通し、分割した絶縁基板1a、1b、1c、1d同士を固着する。この際、隣接する絶縁基板（例えば1a、1b）間の距離は0.3mm程度で、絶縁基板1aの電極部7と隣接する絶縁基板1bの電極部7との距離が端子ピッチと同じ1.27mm程度になるように接着する。また、分割された基板1a、1b、1c、1dの上面にある半導体チップ3と接続する外部端子12と裏面の電極部7とは、各々の絶縁基板1a、1b、1c、1dの内部で1対1の対応で接続されている。

【0022】次に、エポキシ樹脂をマウント樹脂4として用いて、8mm角程度の半導体チップ3を絶縁基板1上に搭載し、温度：150℃、時間：2時間の条件でリフロー炉に通してマウント樹脂4を硬化させ、絶縁基板1と半導体チップ3を接着する。その後、図4に示すように、30 μ mの金ワイヤー5でボンディングを行い絶縁基板1と半導体チップ3とを電気的に接続して、エポキシ樹脂である封止材6でポッティングし、温度：150℃、時間：2時間の条件でリフロー炉に通して封止材6を硬化させ、半導体チップ3及び金ワイヤー5を封止する。

(4)

5

【0023】次に、絶縁基板1の裏面にある電極部7にPb90%、Sn10%の組成で直径0.9mm程度の高融点半田バンプ8をSn63%、Pb37%の組成の共晶半田9で格子状に接着固定する。その後、この絶縁基板1の電極部7とガラスエポキシ製のマザーボード10の電極部とを対応させて熱を加え、絶縁基板1とマザーボード10とを電気的に接続する。以上により、本発明の第1の実施の形態にかかる半導体装置の製造工程が終了する。

【0024】絶縁基板1を絶縁基板1の対角線の交点を通る線で4等分に分割することによって、絶縁基板1a、1b、1c、1d上の対角線コーナ一部の半田バンプ間距離11は、見かけ上従来の場合の約半分の距離に短縮されることになる。半導体チップ3を絶縁基板1の中心に搭載した場合、絶縁基板1及びマザーボード10の熱膨張は中心から端に向かって大きくなるので、中心からの距離が短縮されることによって、絶縁基板1a、1b、1c、1dのコーナ一部の半田バンプ8にかかる応力を抑制することができ、半導体装置を取り巻く雰囲気中の温度変化により高融点半田バンプ8に亀裂が生じ断線するのを防止することができる。

【0025】また、絶縁基板1a、1b、1c、1d同士を軟性のエポキシ樹脂の接着剤2で固着しているので、膨張がエポキシ樹脂に吸収され、1つの絶縁基板（例えば、1a）で生じた熱による膨張が、隣接する絶縁基板（例えば、1b）に影響を与えるおそれがない。

【0026】また、接着剤2を挟んで隣接している電極部7の距離を絶縁基板1内で隣接している電極部7の端子ピッチと等しくすることによって、絶縁基板1の大きさを従来と等しく保つことができ、半導体装置の微細化に支障をきたすおそれがない。

【0027】本発明の第1の実施の形態にかかる半導体装置に関して、図5の温度サイクル図に示されている条件下で温度サイクル試験を行った場合の結果を図6に示す。図6の横軸はサイクル数[サイクル]、縦軸は累積不良率[%]である。

【0028】図6に示されているように、従来bでは約400サイクルで高融点半田バンプ8に生じた亀裂による不良が見られるが、本発明aの場合、800サイクル付近まで不良が発生せず、安定した半導体装置の動作を保つことができる。

【0029】また、一般に金属バンプにかかる歪みは、次の式1のように示される。

$$\epsilon = (\Delta T \times L \times \Delta \alpha) / h \quad \text{…式1}$$

ϵ : 金属バンプにかかる歪み

ΔT : 温度変化 [°C]

L : 対角線上コーナ一部の半田バンプ間距離

$\Delta \alpha$: 線膨張係数差

h : 絶縁基板とマザーボード間の距離

対角線上コーナ一部の半田バンプ間距離Lが約半分にな

6

ると、高融点半田バンプ8にかかる応力が軽減されるので、歪み ϵ が小さくなる。従って、従来よりも高融点半田バンプ8の直径を約半分にし、絶縁基板とマザーボード間の距離hを小さくして用いることが可能となる。これによって半導体装置全体の高さを押さえることができるので、半導体装置を薄型に製造することが可能になる。

【0031】次に、図1乃至図4を参照して本発明の第2の実施の形態にかかる半導体装置及びその製造方法を説明する。

【0032】第1の実施の形態の場合と同様の絶縁基板1a、1b、1c、1dを用いる。この絶縁基板1a、1b、1c、1dを各々0.3mm程度の隙間を保って配置する。次に、絶縁基板1a、1b、1c、1dの上に、半導体チップ3を搭載し、温度：150°C、時間：2時間の条件でリフロー炉に通してエポキシ樹脂であるマウント樹脂4を硬化させ、絶縁基板1a、1b、1c、1dに半導体チップ3を固着し、絶縁基板1a、1b、1c、1d同士を仮止めする。その後、金ワイヤー5でボンディングを行い、絶縁基板1a、1b、1c、1dと半導体チップ3を電気的に接続する。次に、エポキシ樹脂の封止材6を絶縁基板1a、1b、1c、1dの隙間にしみこむようにマウントし、温度：150°C、時間：2時間の条件でリフロー炉に通して封止材6を硬化させ、半導体チップ3及び金ワイヤー5を封止し、絶縁基板1a、1b、1c、1d同士を固定する。その後、第1の実施の形態と同一工程で、絶縁基板1とマザーボード10を高融点半田バンプ8を介して電気的に接続する。以上により、本発明の第2の実施の形態にかかる半導体装置の製造工程が終了する。

【0033】絶縁基板1a、1b、1c、1dを固着しないまま工程を進めていき、半導体チップ3を固着する際及び、半導体チップ3及び金ワイヤー5を封止する際に同時に絶縁基板1a、1b、1c、1d同士を固定させるので、絶縁基板1a、1b、1c、1d同士を接着する工程が不要となり、製造工程数の増加を最小限に押さえることができる。

【0034】尚、本発明は、上記第2の実施の形態に限定されず、半導体チップ3を絶縁基板1a、1b、1c、1dに固着する際に、マウント樹脂4の代わりに、ポリイミドのフィルムタイプの接着剤を用いても良い。このフィルムタイプの接着剤を用いることによって、絶縁基板1a、1b、1c、1dの上に半導体チップ3を固着する際にマウント樹脂4を用いるときに発生する可能性があるマウント樹脂4の液だれを考慮する必要がなくなる。

【0035】尚、本発明は、上記第1及び第2の実施の形態に限定されず、絶縁基板1は絶縁基板1の上面の外部端子12と裏面の電極部7との接続に影響がない範囲で、対角線上コーナ一部の半田バンプ間距離11が小さ

(5)

7

くなるように、例えば、図7の本発明の実施の形態にかかる絶縁基板の分割図に示されているように分割すればよく、分割の数及び絶縁基板1a、1b、1c、1dの形は限定されない。

【0036】また、あらかじめ所定の大きさ及び形状の絶縁基板1a、1b、1c、1dを用意して、絶縁基板1を分割する工程を省略することも可能である。

【0037】また、絶縁基板1及び半導体チップ3の大きさは、いかなる大きさでも用いることが可能である。

【0038】尚、熱のうち特に半導体チップ3からの熱を考慮する場合、各絶縁基板1a、1b、1c、1dに均等に熱が伝導するように、半導体チップ3は、絶縁基板1の中心に搭載することが望ましい。

【0039】また、絶縁基板1及びマザーボード10に上記以外の材質のものを用いることも可能である。

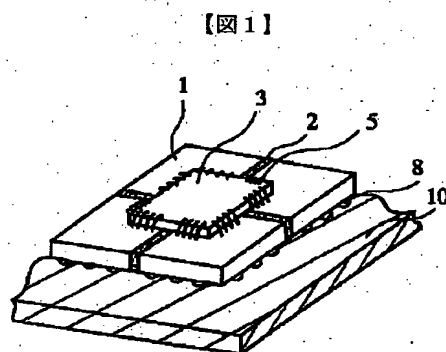
【0040】尚、絶縁基板1の材質として、アルミナやガラスセラミック等のセラミック、マウント樹脂4及び封止材6の材質としてポリイミド、また、ワイヤー5の材質としてアルミを用いることも可能である。また、高融点半田バンプ8の代わりに、他の金属バンプを用いて

【0041】

【発明の効果】本発明によれば、複数の絶縁基板を離して配置して用いることによって、半導体装置を取り巻く雰囲気中の温度変化による絶縁基板とマザーボードの膨張差を軽減し、金属バンプに生じる亀裂による断線を防ぎ、信頼性の高い半導体装置を提供することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態にかかる半導体装置の斜視図。



【図1】

8

【図2】本発明の実施の形態にかかる半導体装置の断面図。

【図3】(a) 本発明の実施の形態にかかる絶縁基板の上面図。

(b) 本発明の実施の形態にかかる絶縁基板の下面図。

【図4】本発明の実施の形態にかかる絶縁基板に半導体チップを搭載した場合の上面図。

【図5】温度サイクル図。

【図6】温度サイクルに対する半導体装置の累積不良率の相関図。

【図7】本発明の実施の形態にかかる絶縁基板の分割図。

【図8】(a) 従来の半導体装置の断面図。

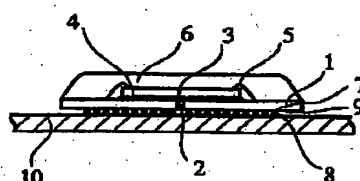
(b) 従来の絶縁基板の下面図。

【図9】従来の半導体装置の斜視図。

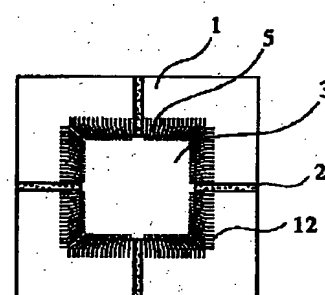
【符号の説明】

- 1, 1a, 1b, 1c, 1d, 101…絶縁基板、
- 2…接着剤、
- 3, 102…半導体チップ、
- 4, 103…マウント樹脂、
- 5…金ワイヤー、
- 6, 105…封止材、
- 7, 106…電極部、
- 8…高融点半田バンプ、
- 9…共晶半田、
- 10, 108…マザーボード、
- 11, 109…対角線上コーナー部の半田バンプ間距離、
- 12…外部端子、
- 104…金属ワイヤー、
- 107…半田バンプ

【図2】

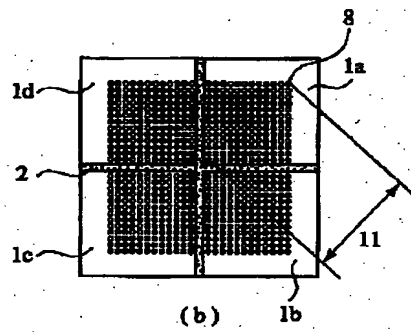
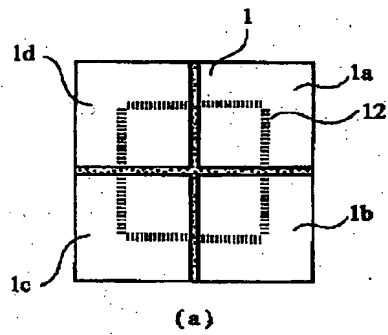


【図4】

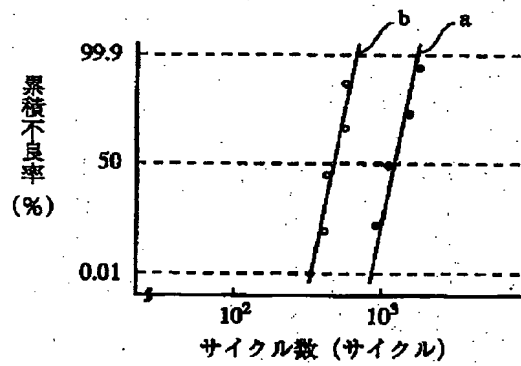


(6)

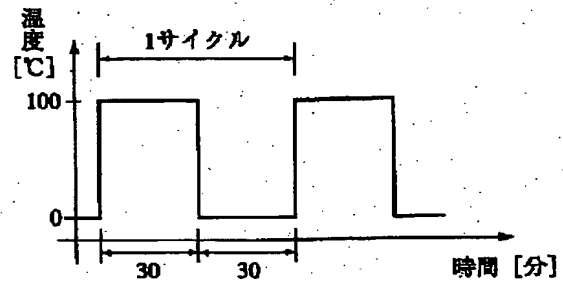
【図3】



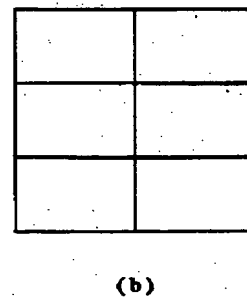
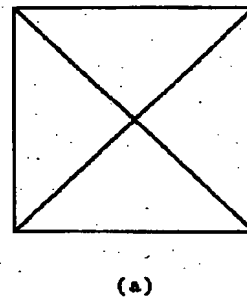
【図6】



【図5】

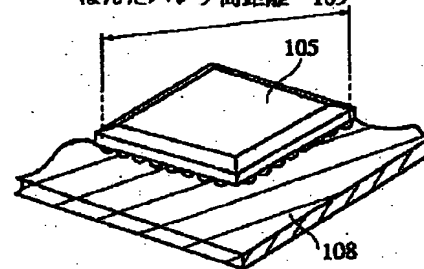


【図7】



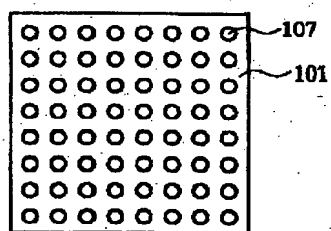
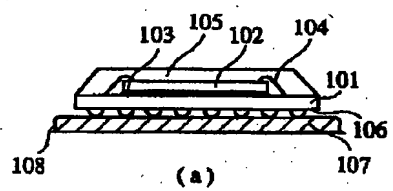
【図9】

対角線コーナ部の
はんだパンプ間距離 109



(7)

【図8】



(b)